

طراحی تقویت کننده کم نویز فوق پهن باند

مهدی عندلیبی*^۱، محمد فخرزاده^۲

۱. دانشکده برق و کامپیوتر، دانشگاه صنعتی شریف، تهران، ایران.

۲. دانشیار، دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی شریف، تهران، ایران.

چکیده

این مقاله یک تقویت کننده کم نویز کاملاً یکپارچه با پهنای باند وسیع، عدد نویز بسیار پایین و مصرف توان کم را در محدوده فرکانسی ۱۰ تا ۲۳ گیگاهرتز ارائه می دهد. LNA ساخته شده، عدد نویز برابر با 2.2 dB و بهره متوسط 17dB با ریبیل بهره 3dB در محدوده فرکانسی ۱۰ تا ۲۳ گیگاهرتز دست یافته است. این تقویت کننده با تغذیه ۰/۹ ولت، ۱۶ میلی آمپر جریان مصرف می کند. در طراحی مدار، از چندین تکنیک برای تحقق یک LNA پهن باند با عملکرد بالا استفاده شده است، از جمله ترانزیستور بزرگ در طبقه اول و تکنیک توزیع قله بهره با سلف سری، که مشخصه بهره پهن باند را در یک ساختار ساده امکان پذیر می کند [۲]-[۶]. تکنیک ترانزیستور بزرگ با کاهش تلفات، عملکرد نویز بسیار پایینی را ارائه می دهد. این تقویت کننده تنها با دو طبقه ترانزیستوری در تکنولوژی 65nmCMOS توانسته است به مقادیر بالا دست یابد و نیز با استفاده از سلف سری در گیت ترانزیستور دوم به خوبی نویز فیگور را بهبود دهد.

واژه های کلیدی: پهن باند، تقویت کننده کم نویز، باند ماکروبو.

Broadband Low Noise Amplifier Design

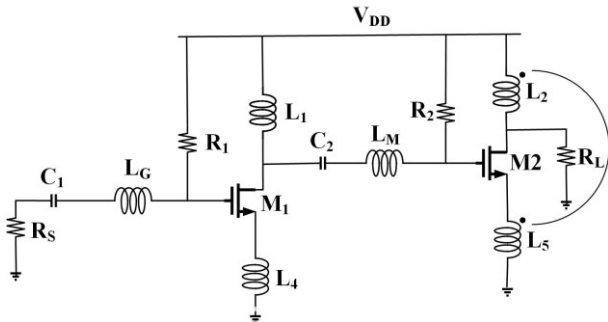
Mehdi Andalibi*¹, Mohammad Fakharzadeh²

1,2. Faculty of Electrical and Computer Engineering, Sharif University of Technology, Tehran, Iran.

Abstract

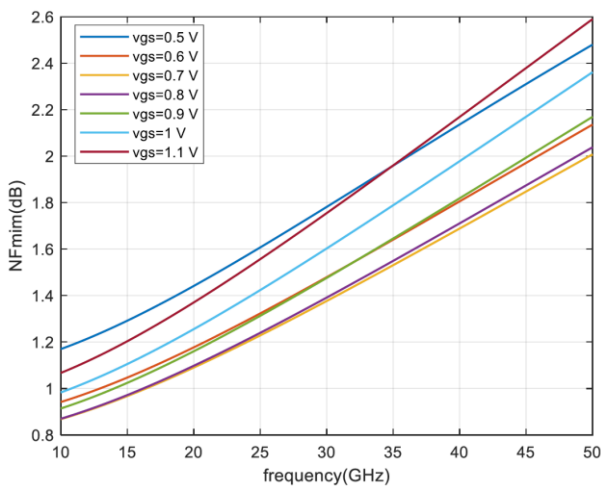
This letter presents a fully integrated wideband, ultralow average noise figure (NF), low power consumption, which provides a frequency range of 10 to 23 GHz. The LNA achieves a noise figure of 2.2 dB and an average gain of 17 dB with a gain ripple of 3 dB in the frequency range of 10 to 23 GHz. It consumes 16 mA at 1 V supply. In the circuit design, several techniques are used to realize a high-performance broadband LNA, including peak gain distribution, large transistor in the first stage, and peak gain distribution technique with series inductor, which enables broadband gain characteristics in a simple structure [2] [6]. The large transistor technique provides very low noise performance with reduced loss. This amplifier has been able to achieve high values with only two transistor stages in 65nm CMOS technology and also significantly improve the noise figure by using a series inductor in the gate of the second transistor.

Key words: Broadband, Low-Noise Amplifier, Microwave Band.



شکل ۱: آرایش تقویت کننده کم نویز طراحی شده

همچنین، انتخاب ولتاژ بایاس پایین سبب افت بهره می شود. بنابراین، جهت حصول عدد نویز پایین و بهره بالا ولتاژ 0.9V برای بایاس ترانزیستور انتخاب می گردد. در ادامه، چندین تکنیک برای تحقق یک LNA پهن باند با کارایی بالا، از جمله توزیع قله بهره، استفاده از ترانزیستور با ابعاد بزرگ در طبقه اول و تکنیک تطبیق نویز پهن باند دو طبقه TBNM² استفاده می شود. استفاده از تکنیک توزیع قله بهره با سلف سری، رسیدن به ویژگی بهره خوب در پهنای باند وسیع را در یک ساختار ساده امکان پذیر می کند [13-18]. تکنیک ترانزیستور بزرگ عملکرد نویز بسیار کم را با کاهش سلف اتلافگر سری باگیت (L_G) ارائه می دهد [19, 20]. اما بزرگ کردن ابعاد ترانزیستور منجر به افزایش توان مصرفی تراشه می گردد. با این وجود، برای دست یافتن به بهره بالاتر و تختی بهتر بهره، از ترانزیستور با ابعاد بزرگ استفاده شده است و برای جبران افزایش توان مصرفی ولتاژ تغذیه از 1.2V به 0.9V تقلیل یافته که تاثیر بسزایی در کاهش توان مصرفی و عدد نویز مدار دارد.



شکل ۲: جاورب ولتاژ گیت برای یافتن مقدار بهینه نویز کمینه

تکنیک TBNM با استفاده از تطبیق نویز اضافی طبقه دوم، عملکرد نویز را در فرکانس بالا بهبود می بخشد. برای LNA با کارایی بالا، این تکنیک، باید به طور مناسب استفاده شوند. زیرا، در فرکانس های بالا ممکن است عملکرد مدار را تحت تاثیر قرار دهد و سبب کاهش پایداری مدار گردد. جزء کلیدی این تکنیک،

در پیشنهاد گیرنده های ماکروبو جهت افزایش توان سیگنال ارسالی از تقویت کننده های کم نویز استفاده می شود تا ابتدا خود نویز کمی را به مدار اضافه کند و سپس اثر نویز طبقات بعدی را کاهش دهد. ساختارهای متفاوتی برای پیاده سازی تقویت کننده کم نویز وجود دارد. ساختار سورس مشترک نسبت به ساختارهای تفاضلی به دلیل تک سر بودن از جهت اتصال آسان تر آنتن گیرنده و نیز بهره قابل حصول بیشتر از آرایش گیت مشترک، انتخاب مناسبی برای این طرح می باشد. علاوه بر آرایش، پارامترهای دیگری هم وجود دارند که باعث تاثیر مستقیم بر عملکرد تقویت کننده کم نویز می شود. تکنولوژی به کار رفته در مدار عملکرد به سزای در تغییر پارامترهای یک LNA دارد برای نمونه، در تکنولوژی های PHEMT و GaN رسیدن به بهره بالا و خطینگی بهتر، بسیار آسان تر از تکنولوژی Cmos می باشد. [1] و علاوه بر این با کاهش طول کانال در تکنولوژی Cmos از نظر سرعت و کاهش نویز از عملکرد LNA بهبود می بخشد، اما با اتلاف توان بالاتر همراه بود [2]. مرجع [3] از یک ترانزیستور بزرگ برای دستیابی به عملکرد نویز بسیار کم استفاده می کند که امکان تطبیق همزمان نویز و امپدانس ورودی را بدون سلف گیت سری روی زیر لایه سیلیکونی (Si) پراتلاف فراهم می کند. با این حال، به دلیل وجود خازن پارازیتی بزرگ بین درین و سورس، پهنای باند LNA ترانزیستور بزرگ کاهش می یابد [4-8]. علاوه بر این، Q^1 سلف به کار رفته در پایه های ترانزیستور نیز در پهنای باند مدار تاثیر مستقیم دارد [9]. اما، ایجاد یک بازخورد در مدار سبب به بهبود تختی بهره و افزایش پهنای باند می گردد [10, 11]. در این مقاله، یک ساختار LNA پهن باند با استفاده از تکنیک توزیع قله بهره با ترانزیستور بزرگ ارائه شده است. ساختار پیشنهادی از کاهش پهنای باند، ناشی از خازن پارازیتی بزرگ جلوگیری می کند و در عین حال، عملکرد نویز بسیار کم را حفظ می کند. همچنین، یک تطبیق نویز پهن باند دو مرحله ای را برای دستیابی به عدد نویز کم با بهره بالا در پهنای باند وسیع را معرفی می دهد. علاوه بر این، در طبقه آخر این آرایش، یک سلف تزویج در درین و سورس، قرار داده شده است که به تختی بهره کمک شایانی می کند. این مدار در تکنولوژی 65nm-CMOS پیاده سازی شده است.

۲- طراحی مدار

مدار پیشنهادی همانطور که در مقدمه توضیح داده شد، یک مدار دو طبقه سورس مشترک می باشد که در شکل ۱ قابل مشاهده می باشد. اولین قدم در طراحی مدار تقویت کننده کم نویز انتخاب ولتاژ کاری می باشد. ولتاژ بایاس می تواند از ولتاژ آستانه تا حد بیشینه ولتاژ برای تکنولوژی 65nmCMOS که برابر با 1.2V می باشد، انتخاب نمود. اما، مطابق با شکل ۲ بازه 0.7V تا 0.9V گزینه مناسبی برای ولتاژ بایاس می باشد. زیرا، به ازای این مقادیر عدد نویز کمینه می شود.

² Two-stage Broad-band Noise Matching

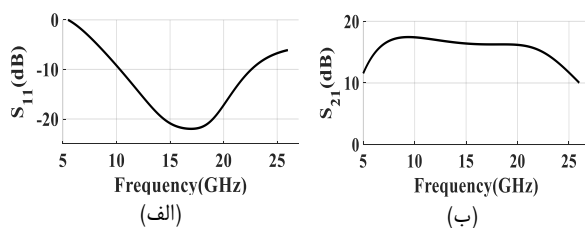
¹ Quality Factor

جدول ۱: اطلاعات المان‌های مورد استفاده در طراحی LNA

ترانزیستورها				
	W(μm)	L(nm)	Fingers	Multipliers
M ₁	3.8	60	32	1
M ₂	2.2	60	21	1
خازن‌ها				
	L(μm)	W(μm)	mimflag	Value(F)
C ₁	34.5	34.5	1	1.8p
C ₂	23.98	23.98	1	700f
C ₃	17	17	1	328f
مقاومت‌ها				
	W(μm)	L(μm)	Value(K Ω)	
R ₁	0.4	25	10	
R ₂	0.4	25	10	
سلف‌ها				
	Value@15GHz(H)			
L ₁	4n			
L ₂	80p			
L ₃	760p			
L ₄	160p			
L _M	881.6p			
L _G	373p			

S_{11} قابل مشاهده در شکل ۳ الف بیانگر آن است که از فرکانس 10GHz تا فرکانس 23GHz تطبیق خوبی در ورودی برقرار می‌باشد و معیار $S_{11} < -10\text{dB}$ در این پهنای باند رعایت شده است. به ویژه در بازه فرکانسی ۱۴ تا ۱۹ گیگاهرتز که بهترین تطبیق در ورودی قابل مشاهده است. مطابق با شکل ۳ب، بیشینه مقدار بهره در فرکانس 9GHz است که برابر با 17.5dB است. S_{21} بدست آمده نشان می‌دهد که در بازه فرکانسی ۱۰ تا ۲۰ گیگاهرتز تختی بهره توان تقریباً 1dB است (بهره بین 17.2dB تا 16.2dB است). اما اگر بخواهیم معیار 3dB را برای تختی بهره در نظر بگیریم، پهنای باند 3dB تقویت‌کننده از فرکانس 6GHz تا 23GHz می‌باشد.

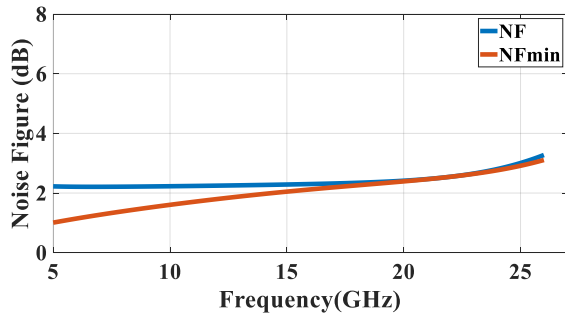
در شکل ۳ج، دو پارامتر ایزولاسیون و تطبیق در خروجی تقویت‌کننده کم‌نویز به نمایش گذاشته شده است. همان‌طور که مشاهده می‌شود این تقویت‌کننده از ایزولاسیون بسیار خوبی بهره می‌برد که مقادیر آن بر اساس شکل ۳ج کمتر از -32dB در بازه ۵ تا ۲۶ گیگاهرتز می‌باشد.



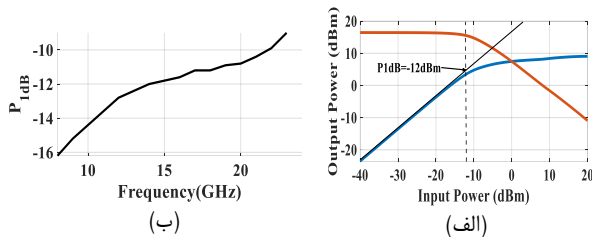
یک سلف سری (L_M) است که بین دو طبقه ترانزیستوری قرار می‌گیرد. L_M نه تنها از تخریب پهنای باند ناشی از خازن پارازیتی درین-سورس ترانزیستور بزرگ جلوگیری می‌کند، بلکه تطبیق نویز طبقه بعدی را نیز آسان‌تر می‌سازد. به دلیل وجود L_M ، خازن درین-سورس ترانزیستور بزرگ، در شبکه تطبیق گنجانده شده است، که بهره و پهنای باند را بهبود می‌بخشد. افزایش اندازه ترانزیستور، عملکرد نویز به طور قابل توجهی در محدوده فرکانسی وسیع بهبود می‌دهد. افزایش این اندازه باید با در نظر گرفتن عملکرد نویز، تلفات در L_G و اتلاف توان به دقت تعیین شود. برای دستیابی به یک تطبیق نویز پهن‌بند، باید علاوه بر تطبیق نویز طبقه اول، تطبیق نویز طبقه دوم نیز در نظر گرفته شود. در نهایت، در طبقه آخر برای بهتر کردن تختی بهره سلف موجود در درین ترانزیستور M_2 با سلف موجود در سورس خودش یک تزویج برقرار شده است. هر چه مقدار این تزویج بیشتر باشد تختی بهره بیشتر می‌شود. اما افزایش تزویج از یک سو باعث بدتر شدن تطبیق در ورودی تقویت‌کننده به دلیل وجود خازن‌های پارازیتی درین-گیت می‌شود و از سمت دیگر نیز کاهش بهره در پی دارد. زیرا، این تزویج یک تعادل بین نقطه کمینه و بیشینه بهره ایجاد می‌کند که سبب کاهش هرچه بیشتر بیشینه بهره می‌گردد. لازم به ذکر است، چون سلف به کار رفته در درین ترانزیستور M_2 حدود 710pH و سلف قرار داده شده در سورس آن 160pH می‌باشد، به دلیل اختلاف زیاد بین مقادیر این دو سلف، پیاده‌سازی چنین تزویج‌های بالایی چالش‌زایی را طلب می‌کند. همچنین، به جهت دست یافتن به داده‌های صحیح و قابل اطمینان در فرکانس‌های بالا سلف‌های موجود در این طراحی شبیه‌سازی الکترومغناطیسی^۱ شده‌اند. طبق شبیه‌سازی، در برخی قسمت‌های طراحی، قرار دادن سلف‌های EM شده نتایج بهتری در سلف‌های ایده‌آل دارند. دلیل این امر، ضریب کیفیت سلف‌ها می‌باشد که در شبیه‌سازی با سلف-های ایده‌آل مقاومت سری با آن‌ها بعضاً بیشتر از حد واقعی بوده و باعث افزایش نویز فیگور می‌شد. به خصوص در سلف L_M که قرار دادن سلف EM شده تاثیر بسیاری در عدد نویز داشت. در ادامه مقادیر المان‌های مدار طراحی‌شده در جدول ۱ آورده شده است. بر اساس شبیه‌سازی الکترومغناطیسی سلف‌ها، مقادیر آن‌ها فقط در فرکانس ۱۵ گیگاهرتز در جدول ۱ گزارش شده است. همچنین ذکر این نکته ضروری است که، برای رسیدن به تطبیق پهن باند فاکتور Q سلف L_1 نباید بزرگ باشد. زیرا، افزایش Q باعث بیشتر شدن گزینش پذیری و تیز شدن پاسخ مدار می‌شود که بیشتر در ساخت فیلترهای باند باریک استفاده می‌شود. در ادامه به بررسی نتایج بدست آمده طراحی پرداخته شده است. ابتدا پارامترهای سیگنال کوچک تقویت‌کننده که در شکل ۳ آورده شده است، بررسی می‌گردد.

¹ Electromagnetic Simulation (EM simulation)

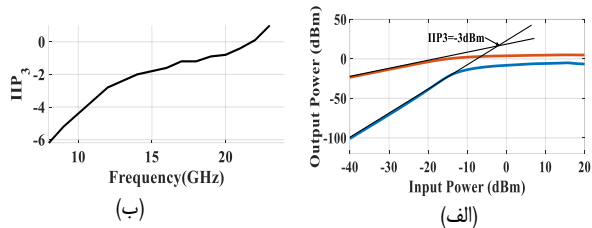
سیگنال‌های دریافتی معمولاً پایین می‌باشد و در حدی نیست که تقویت‌کننده را به حالت اشباع و مرز خطینگی ببرد.



شکل ۴: عدد نویز تقویت‌کننده کم نویز



شکل ۵: (الف) نمودار P_{1dB} در فرکانس ۱۵ گیگاهرتز برحسب توان ورودی. (ب) نمودار P_{1dB} تقویت‌کننده برحسب فرکانس



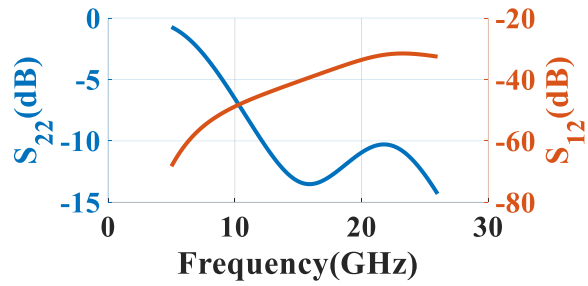
شکل ۶: (الف) IIP_3 تقویت‌کننده کم نویز در فرکانس ۱۵ گیگاهرتز. (ب) نمودار IIP_3 برحسب فرکانس

آخرین موضوع در بررسی صحت عملکردی تقویت‌کننده کم‌نویز بحث پایداری آن می‌باشد. شرط پایداری تقویت‌کننده کم‌نویز طبق ضرایب رولت به صورت رابطه ۱ بیان می‌گردد.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (1)$$

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1$$

از آنجایی که تطبیق در ورودی و خروجی و ایزولاسیون تقویت‌کننده به خوبی صورت گرفته است، ضریب Δ همواره کوچک‌تر از یک می‌باشد. معیار K نیز براساس شکل ۷ همواره مقدار بیش از ۳ دارد. بنابراین، این دو بیانگر آن است که تقویت‌کننده بدون قید و شرط در بازه فرکانسی ۱۰GHz تا ۲۳GHz پایدار است.



(ج)

شکل ۳: تمدارهای سیگنال کوچک تقویت‌کننده: (الف) پارامتر S_{11} ، (ب) پارامتر S_{21} ، (ج) پارامترهای S_{12} و S_{22}

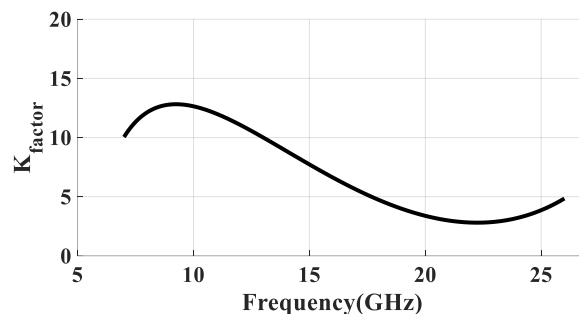
در ارتباط با پارامتر S_{22} ، سخت‌گیری‌های کمتری نسبت به پارامتر S_{11} وجود دارد. زیرا، می‌توان با امان بعد از آن در سطح تراشه تطبیق برقرار کرد. اما از آنجایی که در این بازه فرکانسی نمی‌توان آنتن را در سطح تراشه پیاده‌سازی کرد، مقدار S_{11} نباید از -10dB بیشتر باشد تا تطبیق بین آنتن و LNA به خوبی برقرار شود. بنابراین، برای رسیدن به بهره بالاتر و تختی بهره بهتر می‌توان معیار -8dB را برای S_{22} در نظر گرفت. با توجه به شکل ۳ می‌توان دید که در فرکانس ۱۰ گیگاهرتز تطبیق در خروجی -8dB می‌باشد که در فرکانس 10.7GHz به معیار -8.8dB می‌رسد و از فرکانس ۱۲ گیگاهرتز به بعد نیز S_{22} کمتر -10dB می‌باشد و محدودیتی در پهنای باند ۱۳ گیگاهرتزی تقویت‌کننده ایجاد نمی‌کند. بنابراین، این دو پارامتر (S_{12} ، S_{22}) هیچ گونه تاثیری در محدود ساختن بازه فرکانسی ۱۰ تا ۲۳ گیگاهرتز ایجاد نخواهند کرد و صرفاً محدودیت ایجاد شده به دلیل معیار $S_{11} < -10dB$ می‌باشد.

یکی از ویژگی‌های مثبت این طراحی عدد نویز آن می‌باشد. مطابق با شکل ۴ عدد نویز در بازه فرکانسی ۱۰ تا ۲۰ گیگاهرتز کمتر از ۲.۲ dB می‌باشد و در انتهای باند به عدد ۲.۷dB می‌رسد. همچنین، با رسم عدد نویز کمینه که می‌توان از ترانزیستور انتظار داشت، مشاهده می‌شود که تطبیق نویز از فرکانس 15GHz به بعد به خوبی صورت پذیرفته است و در فرکانس‌های پایین تر به دلیل وجود شبکه‌های تطبیق این نمودار تا حدی از مقدار کمینه فاصله گرفته است.

در شکل‌های ۵ و ۶ معیارهای خطینگی LNA مورد بررسی قرار گرفته است. همان‌طور که مشاهده می‌شود، اختلاف P_{1dB} و IIP_3 برابر 10dB می‌باشد که با حد تئوری 9.8dB بدست آمده در [31] نیز سازگاری دارد. همچنین، براساس شکل‌های ۵ و ۶ P_{1dB} و IIP_3 در فرکانس‌های بیش از 10GHz، به ترتیب مقداری بیش از -14.5dBm و -4.5dBm دارند که با بالا رفتن فرکانس این مقادیر افزایش یافته و در فرکانس نهایی ۲۳ گیگاهرتز، می‌توان به $P_{1dB} = -9dBm$ و $IIP_3 = 1dBm$ دست یافت. مقادیر بدست آمده برای یک تقویت‌کننده کم‌نویز مقادیر قابل قبولی است. زیرا، سطح توان

۵- مراجع

- [1] M. I. Nawaz, S. Zafar, B. C. Akoglu, E. Aras and E. Ozbay, "GaN-Based Low Noise Flat Gain Amplifier for X-Band Applications," 2024 21st International Bhurban Conference on Applied Sciences and Technology (IBCAST), Murree, Pakistan, 2024, pp. 1-4.
- [2] S. P. M, T. T, S. R. S and M. D, "Low-Noise Amplifier Design: DC, Transient and Noise Analysis across CMOS Technologies," 2025 7th International Conference on Energy, Power and Environment (ICEPE), Sohra (Cherrapunjee), India, 2025, pp. 1-5.
- [3] H.-W. Choi, S. Choi, and C.-Y. Kim, "Ultralow-noise figure and high gain Ku-band bulk CMOS low-noise amplifier with large-size transistor," IEEE Microw. Wireless Compon. Lett., vol. 31, no. 1, pp. 60–63, Jan. 2021.
- [4] H.-W. Choi, S. Choi, and C.-Y. Kim, "A CMOS band-pass low noise amplifier with excellent gain flatness for mm-wave 5G communications," in IEEE MTT-S Int. Microw. Symp. Dig., Los Angeles, CA, USA, Aug. 2020, pp. 329–332.
- [5] P. Qin and Q. Xue, "Compact wideband LNA with gain and input matching bandwidth extensions by transformer," IEEE Microw. Wireless Compon. Lett., vol. 27, no. 7, pp. 657–659, Jul. 2017.
- [6] G. Feng et al., "Pole-converging intrastage bandwidth extension technique for wideband amplifiers," IEEE J. Solid-State Circuits, vol. 52, no. 3, pp. 769–780, Mar. 2017.
- [7] C.-H. Wu, C.-H. Lee, W.-S. Chen, and S.-I. Liu, "CMOS wideband amplifiers using multiple inductive-series peaking technique," IEEE J. Solid-State Circuits, vol. 40, no. 2, pp. 548–552, Feb. 2005.
- [8] G. Feng, C. Chye Boon, F. Meng, X. Yi, and C. Li, "An 88.5–110 GHz CMOS low-noise amplifier for millimeter-wave imaging applications," IEEE Microw. Wireless Compon. Lett., vol. 26, no. 2, pp. 134–136, Feb. 2016.
- [9] B. Murali, N. B. Rao and P. K. Mudidhe, "Design of a Low Noise Figure LNA Using Multilayered Inductor for RF Applications," 2024 2nd International Conference on Recent Trends in Microelectronics, Automation, Computing and Communications Systems (ICMACC), Hyderabad, India, 2024, pp. 427-430.
- [10] Y. Li, J. Gong, J. Yang, L. Li, K. Zhang and P. Dong, "Design of an L-Band Low-Power Low-Noise Amplifier Chip," 2025 10th International Conference on Electronic Technology and Information Science (ICETIS), Hangzhou, China, 2025, pp. 84-88.
- [11] V. Vaithianathan, L. J. R. Robinson, S. Kamalakar and K. K., "A High Performance 60-90 GHz 90-nm CMOS Low Noise Amplifier for Radio Astronomy Receivers," 2025 International Conference on Emerging Technologies in Engineering Applications (ICETEA), Puducherry, India, 2025, pp. 1-5
- [12] Y. Tang and J. Zhou, "A Multi-channel Broadband Low-noise Amplifier," 2024 IEEE 12th Asia-Pacific



شکل ۷: ضریب k تقویت کننده کم نویز

۳- نتیجه گیری

در این مقاله، یک تقویت کننده کم نویز (NF) کاملاً یکپارچه، فشرده، پهن باند با بهره مسطح در محدوده فرکانسی ۱۰ تا ۲۳ گیگاهرتز با فناوری CMOS پیشنهاد شد. علاوه بر این، یک ساختار تطبیق نویز بسیار کم پهن باند با ترانزیستور بزرگ و تکنیک TBNM را در یک تقویت کننده کم نویز آشناری ارائه می دهد و عملکرد بالای آن را اثبات می کند. به صورت خلاصه عملکرد تقویت کننده و مقایسه آن با کارهای انجام شده در جدول ۲ آورده شده است.

جدول ۲: خلاصه پارامترهای بدست آمده از طراحی LNA و مقایسه آن با کارهای انجام شده

	This work	[2]	[3]	[22]
Technology	65nm Cmos	65nm Cmos	40nm SiGe	PHEMT
Supply(V)	1	1	1.5	4
Topology	2-stage CS	2-stage CG	2-stage CS, CG	N/D
Frequency(GHz)	10-23	9.2-12.2	6.4-11	10-22
3-dB BW(GHz)	13	3	4.6	12
Gain variation(dB)@ 3-dB BW	3dB	3dB	3dB	3dB
Noise figure(Avg.)	2.4	2.4	1.5	1.8
Power dissipation(mW)	15	23	32.8	272
IP1(dBm)	-11	-31.4	-19	10
IIP3(dBm)	1	-25.3	-11	22.1

همانطور که در جدول بالا مشخص است. نقطه قوت این پژوهش پهنای باند بسیار وسیع آن می باشد که حدود 13GHz می باشد و نکته مهم تر آن که در تکنولوژی 65nmCmos پیاده سازی شده است که بسیار ارزان قیمت تر از سایر تکنولوژی ها می باشد. همچنین، مشاهده می شود که در این پژوهش حتی نسبت به تکنولوژی 40nm SiGe خطیگی بهتری برخوردار می باشد زیرا در تکنولوژی 65nmCmos رسیدن به چنین مقادیری کار پر چالشی است به ویژه که دسترسی به توان های بالا مانند [22] در این تکنولوژی قابل دسترس نمی باشد.

- [18] G. Feng, C. Chye Boon, F. Meng, X. Yi, and C. Li, "An 88.5–110 GHz CMOS low-noise amplifier for millimeter-wave imaging applications," *IEEE Microw. Wireless Compon. Lett.*, vol. 26, no. 2, pp. 134–136, Feb. 2016.
- [19] H.-W. Choi, S. Choi, and C.-Y. Kim, "Ultralow-noise figure and high gain Ku-band bulk CMOS low-noise amplifier with large-size transistor," *IEEE Microw. Wireless Compon. Lett.*, vol. 31, no. 1, pp. 60–63, Jan. 2021.
- [20] T. Kanar and G. M. Rebeiz, "X- and K-band SiGe HBT LNAs with 1.2- and 2.2-dB mean noise figures," *IEEE Trans. Microw. Theory Techn.*, vol. 62, no. 10, pp. 2381–2389, Oct. 2014.
- [21] M. K. Matters-Kammerer, L. Tripodi, R. van Langevelde, J. Cumana and R. H. Jansen, "RF Characterization of Schottky Diodes in 65-nm CMOS," in *IEEE Transactions on Electron Devices*, vol. 57, no. 5, pp. 1063-1068, May 2010.
- [22] PMA3-223GLN.[Online].Available: <https://www.minicircuits.com/WebStore/dashboard.html?model=PMA3-223GLN%2B>. [Accessed: Sept. 10, 2025].
- Conference on Antennas and Propagation (APCAP), Nanjing, China, 2024, pp. 1-2.
- [13] C.-Y. Wu, Y.-K. Lo, and M.-C. Chen, "A 3–10 GHz CMOS UWB low-noise amplifier with ESD protection circuits," *IEEE Microw. Wireless Compon. Lett.*, vol. 19, no. 11, pp. 737–739, Nov. 2009.
- [14] H.-W. Choi, S. Choi, and C.-Y. Kim, "A CMOS band-pass low noise amplifier with excellent gain flatness for mm-wave 5G communications," in *IEEE MTT-S Int. Microw. Symp. Dig.*, Los Angeles, CA, USA, Aug. 2020, pp. 329–332.
- [15] P. Qin and Q. Xue, "Compact wideband LNA with gain and input matching bandwidth extensions by transformer," *IEEE Microw. Wireless Compon. Lett.*, vol. 27, no. 7, pp. 657–659, Jul. 2017.
- [16] G. Feng et al., "Pole-converging intrastage bandwidth extension technique for wideband amplifiers," *IEEE J. Solid-State Circuits*, vol. 52, no. 3, pp. 769–780, Mar. 2017.
- [17] C.-H. Wu, C.-H. Lee, W.-S. Chen, and S.-I. Liu, "CMOS wideband amplifiers using multiple inductive-series peaking technique," *IEEE J. Solid-State Circuits*, vol. 40, no. 2, pp. 548–552, Feb. 2005.